

**FILM DEPOSITION BY THIN FILM DEPOSITION DEVICE, SELF- CLEANING METHOD AND THIN FILM DEPOSITION DEVICE****Publication number:** KR20010050510**Publication date:** 2001-06-15**Inventor:** ISHIDA ARICHIKA**Applicant:** TOKYO SHIBAURA ELECTRIC CO**Classification:****- International:** *H01L21/302; C23C16/40; C23C16/44; H01L21/306; H01L21/3065; H01L21/31; C23C16/40; C23C16/44; H01L21/02; (IPC1-7): H01L21/306***- European:****Application number:** KR20000054810 20000919**Priority number(s):** JP19990265202 19990920**Also published as:**JP2001089859 (/)  
TW473554B (B)**Report a data error he****Abstract of KR20010050510**

**PURPOSE:** To provide film deposition by using a thin film deposition device capable of reducing the time required for self-cleaning and capable of improving the productivity, to provide a self-cleaning method and to provide a thin film deposition device. **CONSTITUTION:** Before the deposition of a desired first film on a member to be film-deposited, the outer face of a member other than the member to be film-deposited and the inner face of the reaction chamber are deposited with second films having an etching rate higher than that of the first film, and after that, the member to be film-deposited is arranged at the inside of the reaction chamber to deposit the first film. Then, the member to be film-deposited is deposited with the first film which is carried out from the reaction chamber, thereafter, gas or radicals having etching properties are introduced into the reaction chamber, the second films and first film deposited in layers at the outer face of the member other than the member to be film-deposited and the inner face of the reaction chamber are removed by etching, and self-cleaning is executed.

---

Data supplied from the esp@cenet database - Worldwide

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>  
H01L 21/306

(11) 공개번호 특2001-0050510  
(43) 공개일자 2001년06월15일

(21) 출원번호 10-2000-0054810  
(22) 출원일자 2000년09월19일  
(30) 우선권주장 1999-265202, 1999년09월20일 일본(JP)  
(71) 출원인 가부시키가이샤 도시바 니시무로 타미조  
일본국 가나가와현 가와사키시 사이와이쵸 후리가와쵸 72번지  
(72) 발명자 이시다아리치카  
일본국사이타마현후카야시하타리정1창목9번2호가부시키가이샤도시바후카야공  
장내  
(74) 대리인 김윤배, 이범일

심사결과 있음

(54) 박막형성장치의 셀프클리닝방법

요약

본 발명에서는, 피성막부재(被成膜部材)에 소망하는 제1막을 형성하기 전에, 박막형성장치의 반응실 내면에 제1막보다도 소정 에칭조건에서 에칭속도가 높은 제2막을 형성한 후, 반응실내에 피성막부재를 배치하여 제1막을 형성한다. 그리고, 제1막이 형성된 피성막부재를 반응실로부터 반출한 후, 반응실내에 에칭성의 가스 또는 기(radical)를 도입하고, 반응실 내면에 적층형성된 제2막 및 제1막을 에칭에 의해 제거하여 셀프클리닝(self-cleaning: 자기세정)을 행한다.

도표

도

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 박막형성장치를 나타낸 단면도이고,

도 2는 상기 박막형성장치에 따른 성막공정 및 셀프클리닝공정을 나타낸 타이밍차트이다.

〈도면부호의 설명〉

- |                                     |                |
|-------------------------------------|----------------|
| 10 --- 진공용기,                        | 12 --- 반응실,    |
| 14 --- 로드록(load lock)실,             | 16 --- 기판히터,   |
| 16a --- 자절밸브,                       | 16b --- 자절밸브,  |
| 18 --- RF전극(샤워 플레이트(shower plate)), |                |
| 20 --- 기판(피성막부재),                   | 21 --- 제머부,    |
| 22 --- 가스도입구,                       | 23 --- 가스공급원,  |
| 24 --- 배기구,                         | 26 --- 압력조정밸브, |
| 28 --- RF전원,                        | 30 --- 반응기구,   |
| 32 --- 히터,                          |                |

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반도체소자나 액정표시소자 등의 전자장치의 제조에 이용되는 박막형성장치의 셀프클리닝(self-cleaning)방법에 관한 것이다.

근래, 반도체소자나 액정표시소자 등의 전자장치 등의 제조에 이용되는 박막형성장치로서, 미리 진공으로

배기한 진공용기에 반응성 가스를 도입하고, 이 반응성 가스를 플라즈마나 광으로 활성화시켜 기판상에 박막을 형성하는 박막형성장치가 널리 이용되고 있다.

이러한 박막형성장치에서는, 일반적으로 진공용기내의 반응실에는 기판이 탑재되는 기판 히터(heater), RF전극(사워 플레이트(shower plate)) 등이 설치되어 있다. 또, 진공용기에는 반응실로 반응성 가스를 도입하기 위한 가스도입구, 압력조정밸브가 설치되어 있고, RF전극에는 RF전원이 접속되어 있다. 더욱이, 반응실은 사절밸브를 매개로 로드록(load lock)실에 접속되고, 이 로드록실에는 기판을 미리 가열하는 히터, 반응기구 등이 설치되어 있다.

상기 박막형성장치에 의해 박막형성을 행하는 경우, 반응실을 진공으로 배기한 후, 기판히터상에 기판을 탑재한다. 기판은 진공으로 배기된 로드록실내에서 미리 가열된 후, 사절밸브를 매개로 진공내에서 반응실로 반송된다. 이어서, 가스도입구로부터 원료가스를 반응실내로 도입한다. 이 경우, 원료가스는 RF전극 표면에 설치된 다수의 가는 구멍으로부터 반응실로 균일하게 도입된다. 그리고, RF전원으로부터 RF전극에 고주파 전력을 공급함으로써, 반응실내에서 방전하여 플라즈마가 발생한다. 발생한 플라즈마에 의해 원료가스가 분해되고, 활성종(活性種)이 생성되어 기판상에 박막이 성장한다.

이러한 박막형성장치에 있어서는, 박막형성시, 기판 이외의 RF전극이나 진공용기 벽면에도 막이 부착된다. 부착된 막은 일정 이상의 두께로 되면 RF전극이나 진공용기 벽면으로부터 박리되고, 반응실내에 파티클로서 산란한다. 이러한 파티클의 발생을 방지하기 위해, 통상 성막(成膜)을 행하지 않는 시간에 반응실내에 애칭성의 가스를 도입, 또는 애칭성 원소를 함유한 가스를 도입하고, 방전시켜 애칭성 기(radical)를 발생시켜, 진공용기 벽면이나 RF전극에 부착된 박막을 제거하는 셀프클리닝이 행해진다.

박막형성장치의 생산성을 높이기 위해서는, 상기와 같은 셀프클리닝에 요하는 시간은 짧은 편이 바람직하다. 그렇지만, 애칭표시소자나 반도체소자의 제조에 이용되는 막내에서 SiO<sub>2</sub>막은 다른 막에 비해 애칭속도가 느리고, 셀프클리닝에 시간이 걸려 생산성 향상을 도모하는 것이 곤란하게 된다. 특히, 애칭표시소자에서의 폴리실리콘 박막, 트랜지스터의 게이트 절연막에 이용되는 고품질의 SiO<sub>2</sub>막에서는 이 문제가 현저하게 된다.

### 본 발명이 이루고자 하는 기술적 과제

본 발명은 이상의 문제점을 감안하여 이루어진 것으로, 그 목적은 고품질의 박막을 형성한 경우에도 셀프클리닝에 요하는 시간을 단축할 수 있어 생산성 향상을 도모하는 것이 가능한 박막형성장치의 셀프클리닝 방법을 제공함에 있다.

### 발명의 구성 및 작용

상기 목적을 달성하기 위해, 본 발명에 따른 반응실내에서 피성막부재에 소망하는 제1막을 성막하는 박막형성장치의 셀프클리닝법은, 상기 반응실내에 상기 피성막부재를 배치하기 전에, 상기 반응실 내면에 상기 제1막보다도 소정 애칭조건에서 애칭속도가 높은 제2막을 형성하는 단계와, 상기 제2막을 형성한 후, 상기 반응실내에 상기 피성막부재를 배치하는 단계, 상기 반응실내에 배치된 피성막부재상 및 상기 반응실 내면에 제1막을 형성하는 단계, 상기 제1막이 형성된 피성막부재를 상기 반응실로부터 반출하는 단계 및, 상기 피성막부재를 반출한 후, 상기 반응실 내면에 형성된 제2막 및 제1막을, 상기 소정 애칭조건으로 애칭하는 단계를 구비하고 있다.

또, 본 발명에 따른 셀프클리닝방법에 의하면, 상기 제2막을 형성하는 공정을 한번 실행한 후, 상기 제1막을 형성하는 공정과 상기 피성막부재를 반출하는 공정을 복수의 피성막부재에 대해 반복하여 실행한 후, 상기 애칭하는 공정을 실행한다.

더욱이, 본 발명에 따른 셀프클리닝방법에 의하면, 상기 제2막을 형성하는 공정과 제1막을 형성하는 공정 및 상기 피성막부재를 반출하는 공정을 복수의 피성막부재에 대해 반복하여 실행한 후, 상기 애칭하는 공정을 실행한다.

상기와 같이 구성된 박막형성장치의 셀프클리닝방법에 의하면, 반응실 내면에 제1막보다도 소정 애칭조건에서 애칭속도가 높은 제2막 및 제1막을 적층형성함으로써, 셀프클리닝시의 제1막의 애칭속도를 높일 수 있다. 즉, 제1막의 애칭이 진행되어 제2막이 부분적으로 노출되어 가면, 이후 제2막의 애칭이 급속히 진행되어 아직 애칭이 끝나지 않은 제1막 아래에 존재하고 있는 제2막도 애칭된다. 이에 따라, 제1막이 반응실 내면으로부터 박리된다. 또, 제1막은 양면측부터 애칭이 진행된다. 이에 따라, 고품질의 박막을 형성한 경우에도, 전체로서의 셀프클리닝이 완료될 때까지의 시간이 단축되어 생산성의 향상을 도모할 수 있다.

### (발명의 실시형태)

이하, 도면을 참조하면서, 본 발명의 실시형태에 대해 상세히 설명한다.

먼저, 박막형성장치에 대해 설명하면, 도 1에 나타낸 바와 같이, 본 박막형성장치는 진공용기(10)를 갖추고, 진공용기내에는 기판에 대해 성막처리를 행하기 위한 반응실(12)과, 반응실에 대해 기판을 반입 및 반출하기 위한 로드록실(14)이 배치되어 있다. 반응실(12)과 로드록실(14)은 사절밸브(16a)에 의해 사절되어 있고, 로드록실(14)의 타단도 사절밸브(16b)에 의해 사절되어 있다.

반응실(12)내에는 지지대로서 기능하는 기판히터(16) 및 기판히터에 대항한 RF전극(사워 플레이트; 18)이 형성되고, 기판히터는 피성막부재로서의 기판(20)을 지지함과 더불어 가열한다. RF전극(18)의 기판히터(16)와 대항하는 표면에는 가스를 통과시키는 다수의 가는 구멍이 형성되어 있다.

또, 진공용기(10)에는 반응실(12)로 반응성 가스를 도입하기 위한 가스도입구(22) 및 반응실에 개구된 배기구(24)가 형성되어 있다. 가스도입구(22)에는 가스공급원(23)이 접속되어 있고, 배기구(24)에는 이 배기구를 개폐하는 압력 조정밸브(26)가 설치되어 있다. 더욱이, RF전극(18)에는 RF전원(28)이 접속되어

있다. 이들 RF전극(18) 및 RF전원(28)은 본 발명에서의 활성화수단을 구성하고 있다.

로드록실(14)내에는 반응실(12)에 대해 사절밸브(16a)를 통과하여 기판(20)을 반입 및 반출하는 반송기구(30)와, 기판(20)을 미리 가열하기 위한 히터(32)가 설치되어 있다. 이들 반송기구(30)와 히터(32), RF전원(28), 가스공급원(23) 및 기판히터(16)는 제어부(21)에 의해 동작이 제어된다.

다음으로, 상기 구성의 박막형성장치에 의한 성막공정 및 셀프클리닝공정에 대해 설명한다.

먼저, 성막공정에 있어서는, 기판(20)상에 목적으로 하는 정규 막(이하, 제1막이라 칭함)을 형성하기 전에, 반응실(12)내에 설치되어 있는 기판 이외의 RF전극(18) 등의 구성부재의 외면이나 반응실(12)의 내면에 소정 예칭조건에서 제1막보다도 예칭속도가 빠른 보조막(이하, 제2막이라 칭함), 예컨대 비정질 실리콘 혹은 질화실리콘을 주성분으로 하는 제2막을 성막한다. 그 후, 기판(20)상에, 예컨대 산화실리콘을 주성분으로 하는 제1막을 성막하고, 이 때 동시에 RF전극(18) 외면이나 반응실(12) 내면에 형성된 제2막에 겹쳐서 제1막을 형성한다.

상세하게 설명하면, 도 2에 나타난 바와 같이, 먼저 반응실(12)을 진공으로 배기하여 감압상태로 한 후, 제1막의 성막에 이용하는 제1원료가스와는 다른 제2원료가스를 가스도입구(22)로부터 반응실(12)내로 공급한다. 그리고, RF전원(28)으로부터 RF전극(18)에 고주파 전력을 공급하여 반응실(12)에 플라즈마를 발생시킴으로써, 공급된 제2원료가스를 분해하여 RF전극(18) 외면이나 반응실 내면에 제2막을 성막한다.

제2막을 성막하고 있는 사이, 로드록실(14)내에서 기판(20)을 미리 가열해 둔다.

이어서, 반응실(12)내를 진공으로 유지한 상태에서 사절밸브(16a)를 매개로 미리 가열된 기판(20)을 로드록실(14)로부터 반응실(12)내로 반입하고, 기판히터(16)상에 탑재한다.

다음으로, 가스도입구(22)로부터 제1원료가스를 반응실(12)내로 도입한다. 이 때, 제1원료가스는 RF전극(18) 표면에 형성된 다수의 가는 구멍으로부터 반응실(12)내로 균일하게 도입된다. 그리고, RF전원(28)으로부터 RF전극(18)에 고주파 전력을 공급함으로써, 반응실(12)내에서 방전하여 플라즈마를 발생시킨다. 이 발생된 플라즈마에 의해 제1원료가스가 분해되어, 활성종이 생성되어 기판(20)상에 정규의 제1막이 성막된다. 이 때, RF전극(18) 외면이나 반응실(12) 내면에서는 미리 형성된 제2막상에 겹쳐서 제1막이 성막된다.

이어서, 제1막이 형성된 기판(20)을 반응실(12)로부터 반출하고, 다른 기판을, 진공용기(10)의 반응실(12)로 반입한다. 그리고, 이 기판(20)의 반출이 종료하고 나서 다음 기판이 반입될 때까지의 시간을 이용하여, 상기한 마찬가지로, RF전원(28)에 의해 반응실(12)내의 RF전극 외면과 반응실 내면 등에 제2막을 성막한다. 그 후, 다음 기판(20)을 반응실(12)내로 반입하여 제1막의 성막을 행한다.

상술한 공정을 기판의 매수만큼 반복하여 행함으로써, 각 기판에는 제1막이 성막되고, 반응실(12)내에 설치된 기판 이외의 부재의 외면이나 반응실 내면에는 제2막과 제1막이 교대로 겹쳐서 성막된다.

그리고, 최후의 기판을 진공용기(10)로부터 반출한 후, 박막형성장치의 셀프클리닝을 행한다. 즉, 기판(20)의 반출 후, 반응실(12)내를 감압상태로 유지한 채, 가스도입구(22)로부터 반응실(12)내로 예칭성의 가스 혹은 기를 도입하고, RF전원(28)으로부터 RF전극(18)에 고주파전력을 공급함으로써, RF전극(18) 외면과 반응실(12) 내면 등에 적층형성된 제1막 및 제2막을 예칭하여 제거한다. 이에 따라, 반응실(12)내가 셀프클리닝된다.

실시예로서, 제2막을 비정질 실리콘(a-Si)막, 제2원료가스를 SiH<sub>4</sub>, RF전력을 0.1W/cm<sup>2</sup>로 하여 1회의 성막에 대해 20nm 두께의 제2막을 성막하고, 또 제1막을 질리온산화(SiO<sub>x</sub>)막, 제1원료가스를 TEOS(Tetra Ethoxy Silane)와 O<sub>2</sub>의 1:50의 혼합가스, RF전력을 0.8W/cm<sup>2</sup>로 하여 1회의 성막에 대해 150nm 두께의 제1막을 성막했다. 그리고, 이들 제2막 및 제1막의 성막공정을 6개의 기판분 반복한 후, 예칭성의 가스로서 NF<sub>3</sub>와 Ar의 1:2의 혼합가스를 이용하고, RF전력 1.0W/cm<sup>2</sup>로 셀프클리닝을 행했다.

그 결과, 셀프클리닝에 요하는 시간은 종래의 방법에서는 8분이었던 것에 비해, 본 실시예에 의하면 5분으로, 셀프클리닝시간이 대폭적으로 단축되었다. 또, 제2막의 형성은 기판의 반송중에 행하기 때문에, 제2막의 성막에 의해 성막공정 전체의 효율이 떨어지는 일도 없다.

상술한 박막형성장치의 셀프클리닝방법에 의하면, 피성막부재로서의 기판상에 정규의 제1막을 형성하기전, 및 복수의 제1막 성막공정 중에 이 제1막보다도 예칭속도가 빠른 제2막을 반응실내에 형성된 기판 이외의 부재의 외면이나 반응실 내면에 형성함으로써, 제1막뿐만 아니라 제2막의 예칭속도를 높일 수 있다.

즉, 제1막의 예칭이 진행되어 제2막이 부분적으로 노출되어 가면, 이후 제2막의 예칭이 급속히 진행되어 아직 예칭이 끝나지 않은 제1막 아래에 존재하고 있는 제2막도 예칭된다. 이에 따라, 제1막이 부재의 외면이나 반응실 내면으로부터 박리된다. 또, 제1막은 양면측부터 예칭이 진행된다. 이에 따라, 전체로서의 셀프클리닝이 완료될 때까지의 시간이 단축되어 박막형성장치의 처리효율이 향상되기 때문에, 생산성을 높일 수 있다.

또, 본 발명은 상술한 실시형태에 한정되지 않고, 본 발명의 범위내에서 여러 가지의 변형이 가능하다. 예컨대, 상기 실시형태에서는 제2원료가스로서 제1원료가스와 전혀 다른 종류의 가스를 이용했지만, 제2막으로서 제1막보다도 예칭속도가 빠른 막을 성막하면 상기한 마찬가지로 효과가 얻어지기 때문에, 제1막보다도 성막속도가 빠른 조건에서 제2막을 형성해도 좋고, 혹은 혼합비를 바꾼거나, 압력만을 바꾼거나, RF전력을 바꾼 등의 방법으로 조건을 적절히 선택함으로써, 동종의 원료가스, 예컨대 TEOS를 사용하여 각각 산화실리콘으로 이루어진 제1막 및 제2막을 형성하는 것도 가능하다. 즉, 제1막 및 제2막을 동일 재료로 성막조건을 변화시켜 형성해도 좋다.

또, 상술한 실시형태에서는 복수의 기판을 연속하여 처리하는 경우에 각 기판으로의 제1막의 성막 전에 제2막의 성막을 행하고 있지만, 셀프클리닝 후의 최초의 기판으로의 성막 전에 1번만 제2막의 성막을 행

한 경우나, 기판 복수매마다 제2막을 성막한 경우에도 상기 실시형태와 마찬가지로 작용·효과를 얻을 수 있다.

#### 발명의 효과

이상 설명한 바와 같이 본 발명에 의하면, 고품질의 박막을 형성한 경우에도 셀프클리닝에 요하는 시간을 단축할 수 있어 생산성 향상을 도모하는 것이 가능한 박막형성장치의 셀프클리닝방법을 제공할 수 있다.

#### (5) 청구의 범위

##### 청구항 1

반응실내에서 피성막부재에 소망하는 제1막을 성막하는 박막형성장치의 셀프클리닝방법에 있어서,  
상기 반응실내에 상기 피성막부재를 배치하기 전에 상기 반응실 내면에 상기 제1막보다도 소정 에칭조건에서 에칭속도가 높은 제2막을 형성하는 단계와,  
상기 제2막을 형성한 후, 상기 반응실내에 상기 피성막부재를 배치하는 단계,  
상기 반응실내에 배치된 피성막부재상 및 상기 반응실 내면에 제1막을 형성하는 단계,  
상기 제1막이 형성된 피성막부재를 상기 반응실로부터 반출하는 단계 및,  
상기 피성막부재를 반출한 후, 상기 반응실 내면에 형성된 제2막 및 제1막을 상기 소정 에칭조건으로 에칭하는 단계를 구비하고 있는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 2

제1항에 있어서, 상기 제2막을 형성하는 공정을 1번 실행한 후, 상기 제1막을 형성하는 공정과 상기 피성막부재를 반출하는 공정을 복수의 피성막부재에 대해 반복하여 실행하고, 그 후 상기 에칭하는 공정을 실행하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 3

제1항에 있어서, 상기 제2막을 형성하는 공정과, 제1막을 형성하는 공정 및 상기 피성막부재를 반출하는 공정을 복수의 피성막부재에 대해 반복하여 실행한 후, 상기 에칭하는 공정을 실행하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 4

제1항에 있어서, 상기 반응실내를 감압상태로 유지한 채 상기 피성막부재를 반출하는 공정 및 상기 에칭하는 공정을 실행하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 5

제1항에 있어서, 상기 반응실내를 감압상태로 유지한 채 상기 제2막을 형성하는 공정 및 상기 제1막을 형성하는 공정을 실행하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 6

제1항에 있어서, 상기 제1막은 산화실리콘을 주성분으로 하고, 상기 제2막은 비정질 실리콘 혹은 질화실리콘을 주성분으로 하고 있는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 7

제6항에 있어서, 상기 제1막을 형성하는 공정에 있어서, TEOS를 이용하여 산화실리콘의 제1막을 형성하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 8

제1항에 있어서, 상기 제1막 및 제2막을 동일 재료로 성막조건을 변화시켜 형성하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 9

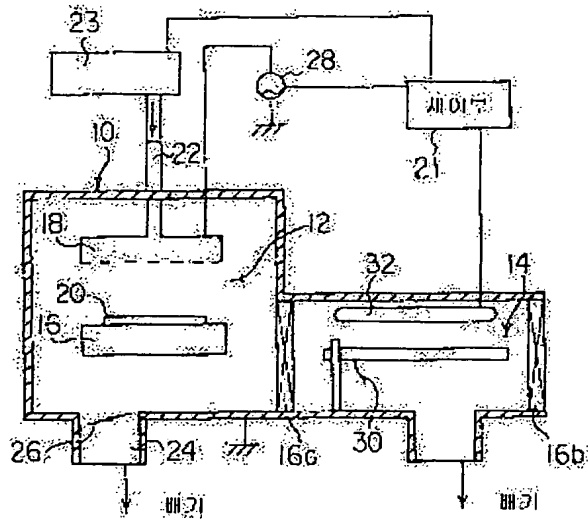
제8항에 있어서, 상기 제2막을 상기 제1막보다도 성막속도가 빠른 조건에서 형성하는 것을 특징으로 하는 셀프클리닝방법.

##### 청구항 10

제8항에 있어서, 상기 제1막을 형성하는 공정 및 상기 제2막을 형성하는 공정에 있어서, 각각 TEOS를 이용하여 산화실리콘의 제1막 및 제2막을 형성하는 것을 특징으로 하는 셀프클리닝방법.

#### 도면

도면1



도면2

